

El progreso de los semiconductores se ralentiza, aunque seguirá otros quince años



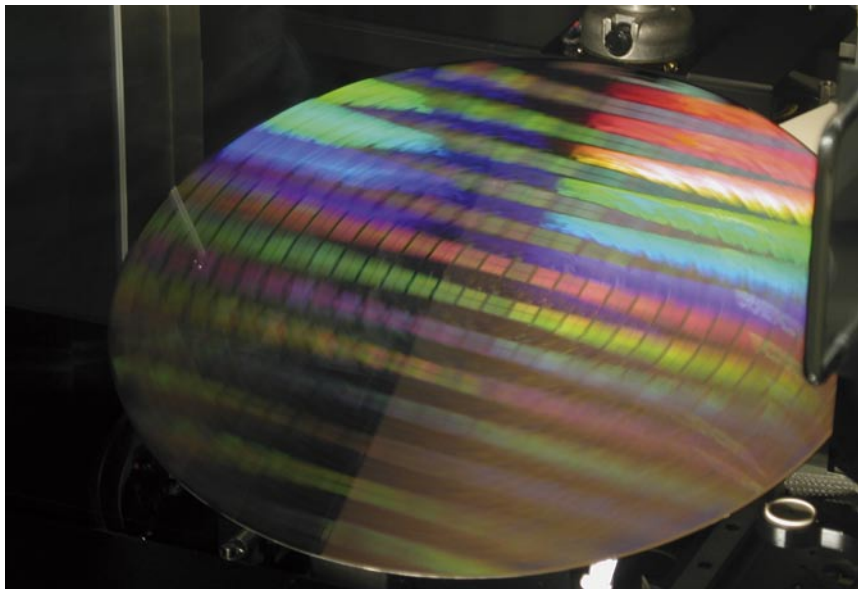
Más allá de 2020 no hay solución conocida para la miniaturización de los chips y las mejoras serán cada vez de diseño de la estructura y de programación.

Desde hace cuarenta años, no ha cesado el frenético ritmo de miniaturización de los chips, su mayor capacidad de proceso y su coste más reducido, que ha sido la base de la revolución informática y de las tecnologías de la información. No se espera el declive de los chips en los próximos años, pero existe el consenso entre los principales expertos de que se ralentizará el avance en la próxima década y para el 2020 no hay solución conocida para los principales problemas de fabricación planteados. La introducción del doble núcleo en los procesadores y la reducción del consumo de energía forma parte de la nueva estrategia de optimización de los recursos de la microelectrónica.

Fue en 1965 cuando el entonces joven ingeniero Gordon Moore observó que el número de componentes básicos o transistores que se podían añadir en una superficie de silicio se duplicaba cada año y pronosticó en la revista Electronics que este ritmo de integración seguiría en el futuro. Poco tiempo después, Moore cofundaría Intel, la empresa que ha pasado a ser el principal fabricante mundial de microprocesadores. En 1975, revisó su predicción y determinó que el número de transistores en un chip se duplicaría cada dos años, lo que ha dado pie a la llamada "ley de Moore" y que se ha cumplido con sorprendente precisión hasta ahora. La principal consecuencia de la ley de Moore ha sido el progresivo abaratamiento de los chips. El

coste por función de un chip se ha reducido del orden del 25 al 29% cada año y, además, el mercado de semiconductores, medido en metros cuadrados de silicio fabricados, ha crecido de promedio el 17% anual. Visto de otra manera, en menos de cincuenta años hemos pasado de tener un transistor en un trozo de silicio a 1.000 millones de transistores en una superficie similar y además mucho más barato. La reducción de tamaño de los chips, el aumento de componentes integrados y el abaratamiento de los chips que ha tenido lugar a un ritmo frenético es lo que explica la revolución informática.

A nivel microscópico, un circuito integrado es como una ciudad, con sus calles por donde circulan electrones y edificios de una o varias plantas donde se realizan diversas operaciones. Como es natural, para aumentar la densidad de la ciudad o del chip se estrechan continuamente las calles o las pistas del chip. Ahora, se empiezan a fabricar circuitos integrados con una distancia entre pistas de 65 nanómetros, o 65 millonésimas de milímetro, frente a la anterior generación de 90 nanómetros. La distancia entre pistas se ha reducido a la mitad cada cuatro años a lo largo de la década de los noventa y en este primer lustro del siglo XXI, cuando anteriormente se venía haciendo cada seis años aproximadamente.

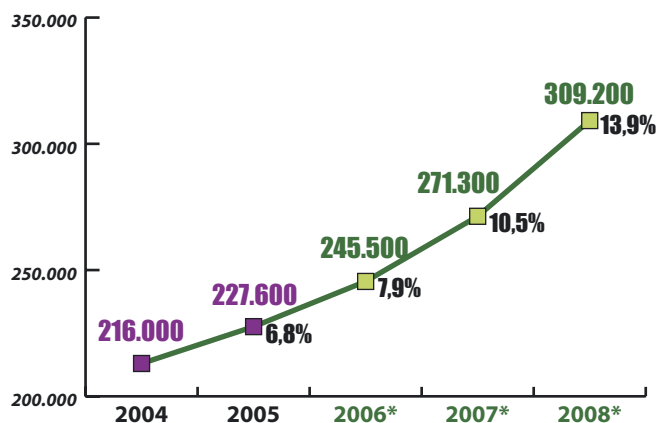


Como la ley de Moore, la reducción de las pistas no obedece a una ley física pero se ha cumplido con mucha aproximación. En los próximos diez años, se prevé que el ritmo de reducción de las pistas a la mitad vuelva a ser de seis años pero que su introducción en cantidades masivas sea mucho más rápida, con lo que el progreso continuará siendo más o menos el mismo.

Limitaciones en 2020

En el último informe del Internacional Technology Roadmap for Semiconductors (ITRS), publicado el pasado diciembre, se establece que la tecnología de fabricación de chips de 65 nanómetros alcanzará su plena madurez en el año 2007, aunque Intel ya está fabricando procesadores con esta tecnología desde hace unos pocos meses. En 2010 se pasará de 45 nanómetros, en 2013 a 32 nanómetros y en 2019 otra vez a la mitad, con pistas separadas 16 nanómetros. El informe del ITRS, que se actualiza cada dos años y se revisa completamente cada cuatro, reúne a los mejores especialistas mundiales en tecnología de fabricación de semiconductores y sus pronósticos se consideran los más autorizados y fruto del consenso científico. La principal conclusión del último informe es que la miniaturización de los chips seguirá su ritmo histórico en los próximos diez años, hasta 2015, y hasta 2020 se mantendrá el avance, aunque un poco más desacelerado. Sin embargo, a partir de 2020 se habrá llegado al límite de las posibilidades del silicio y no se podrá seguir progresando con ese material.

EVOLUCIÓN DEL MERCADO MUNDIAL DE SEMICONDUCTORES



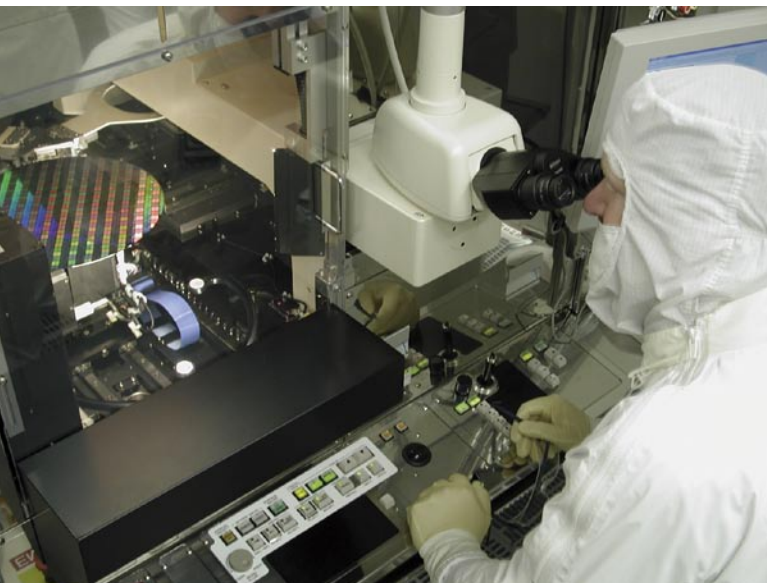
Fuente: SIA
Cifras en millones de dólares (*) Previsión

_análisis

Cada vez hay más obstáculos para el progreso sostenido de los chips, básicamente porque se está llegando al límite último de la miniaturización, que es el tamaño del átomo. El espesor de una puerta del transistor, que es la que permite activarlo o seguir dejándolo en reposo, es ahora de tan sólo cinco átomos. A una escala tan reducida, no rigen las leyes físicas comunes, sino que se entra en el dominio de la física cuántica y, por ejemplo, el consumo de energía se dispara. En los circuitos integrados de 90 nanómetros, las fugas de energía representaban una cuarta parte del total, aunque los transistores estuvieran inactivos. En la generación actual, de 65 nanómetros, las fugas de energía serán la mitad del total.

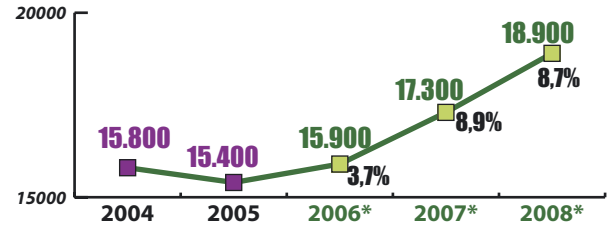
Astucias tecnológicas

El consumo tan elevado de energía de los actuales chips por unidad de superficie es lo que más preocupa a los fabricantes. Tanto es así que Intel ha abandonado ya hace tiempo la carrera por conseguir que sus procesadores fueran más rápidos y ahora se centra en optimizar sus prestaciones por unidad de energía consumida. Para Paul Otellini, el máximo responsable de la empresa californiana, su prioridad es aumentar las "prestaciones por vatio" de los microprocesadores, frente al aumento de las prestaciones brutas del pasado. La incorporación de dos núcleos de procesador en un mismo chip es una estrategia que va por este camino. Gracias a que se utiliza una tecnología

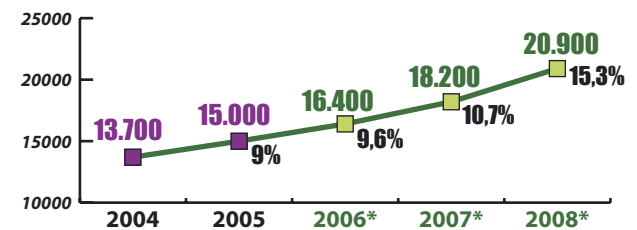


EVOLUCIÓN DEL MERCADO MUNDIAL DE SEMICONDUCTORES POR CATEGORÍA DE PRODUCTOS

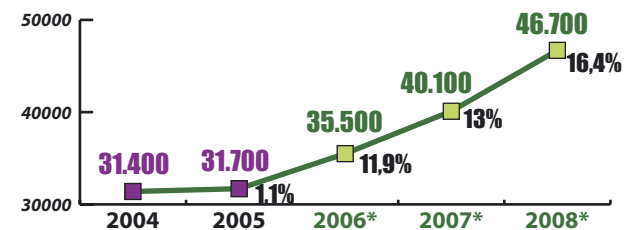
Componentes discretos



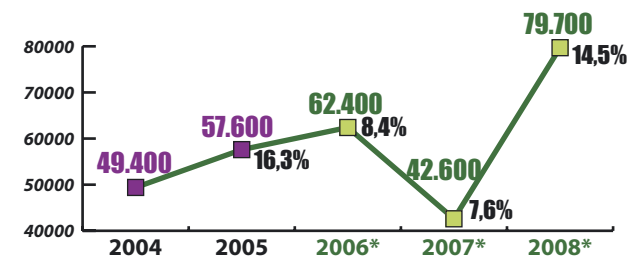
Optoelectrónica



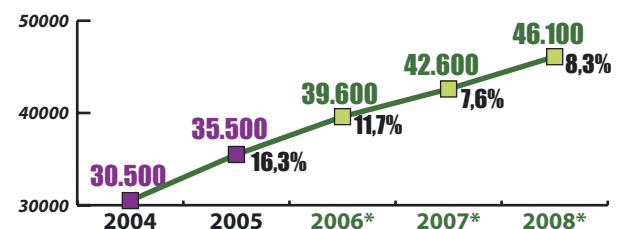
Componentes analógicos



Lógica CMOS



Microprocesadores



(*) Previsión

de fabricación que reduce el tamaño del chip en un tercio aproximadamente, en el mismo espacio físico que antes de silicio se pueden colocar dos núcleos en vez de uno. Estos dos núcleos pueden ir más despacio -y por tanto calentarse y consumir menos energía- pero hacer hasta el doble de tareas, con lo cual se consigue un doble objetivo: mayor rendimiento y menor consumo.

Otra posibilidad es modificar el diseño interno de los chips para evitar cuellos de botella y agilizar el tráfico de datos de un lado a otro. Por ejemplo, como en las ciudades, crear vías rápidas y distintos niveles de circulación. También se está trabajando en la utilización de mejores aislantes y en la depuración de los procesos en paralelo. Se trata de mejorar la arquitectura de los circuitos como, sobre todo, los programas que lo manejan.

Mejoras a todos los niveles

La tarea de los próximos años, por tanto, no se centra tan sólo en seguir la ley de Moore

-es decir, poner más transistores en un trozo de silicio- sino en optimizar el funcionamiento de los semiconductores a todos los niveles. Hasta ahora, el progreso de los chips se ha centrado especialmente en una tecnología, la CMOS, que es especialmente adecuada para las funciones de almacenamiento de datos y proceso de las señales digitales. Cada vez son más importantes otras funciones, como el consumo de energía, las comunicaciones inalámbricas, los sensores y actuadores y las funciones biométricas, que deben emplear otras tecnologías aparte de la CMOS y para las cuales la ley de Moore no actúa de la misma manera. Lo que señalan los expertos en el informe de ITRS 2005 (disponible en el sitio www.itrs.net en que en los próximos años lo fundamental será integrar en un mismo chip distintas tecnologías, tanto CMOS como no CMOS, y que cada función se haga con la tecnología más adecuada. "Esto requerirá innovaciones en campos interdisciplinarios, como nanoelectrónica, nanotermomecánica, nanobiología y otros", dice el informe. ■

El mercado de semiconductores crecerá el 10% de media en los próximos tres años

La previsión es que el mercado mundial de semiconductores crezca a un media anual del 10% en los próximos tres años. Si en 2004 la facturación mundial de semiconductores fue de 213.000 millones de dólares y la estimada para 2005 de 227.600 millones, para 2006 se calcula que será de 245.500 millones de dólares, con un aumento del 7,9%. Para 2007, se espera un mayor crecimiento, del 10,5%, para llegar a 271.300 millones de euros, y para 2008 se superarán los 300.0000 millones de dólares, según los cálculos de la SIA, la Asociación de Industrias de Semiconductores.

El principal mercado de estos semiconductores, estima la SIA, serán los productos de tecnologías de información, aunque los destinados a los consumidores, y no los profesionales, serán los de mayor crecimiento. Los productos que mayor proporción de semiconductores contiene y tendrán mayor crecimiento este año son los ordenadores personales, cuyo mercado crecerá el 10%, los teléfonos móviles, que aumentarán el 13%, las cámaras digitales, el 9%, los televisores planos, el 52%, y los reproductores portátiles de sonido, el 52%. La previsión es que el mercado de procesadores aumente este año ligeramente meno que el de ordenadores. Debido a la mayor proporción de portátiles, los ordenadores tendrán un precio medio global ligeramente superior. Las ventas de memorias flash aumentarán el 15,9%, siempre según la SIA, mientras que los procesadores de señal (DSP) lo harán el 17,2% y las memorias RAM el 10,1%.

El mercado europeo de chips será de 41.400 millones de dólares, con un aumento previsto del 4,9%, mientras que el americano será de 42.100 millones con un aumento del 4,5%. El mercado japonés será este año de 44.600 millones, con un crecimiento del 5,2%, y el de Asia Pacifico de 115.100 millones de dólares, con el 11,4%, liderando así en cuanto a volumen y crecimiento al resto de mercados.